

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-035653

(43)Date of publication of application : 12.02.1993

(51)Int.Cl.

G06F 13/28

(21)Application number : 03-190216

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 30.07.1991

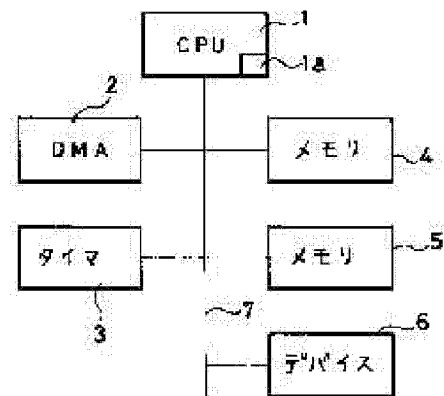
(72)Inventor : KAGAWA HIDEAKI

(54) DMA CONTROL SYSTEM

(57)Abstract:

PURPOSE: To prevent the time-out of a system by raising the priority of an asynchronous device and minimizing a rate to be served concerning a synchronous device.

CONSTITUTION: The system is constituted of a CPU 1 to control asystem as a whole, a DAAC(direct memory access controller) 2, a timer 3, memories 4 and 5, a device 6,... and a bus to connect respective sections. The memories 4 and 5 are the synchronous devices and the device 6,... are the asynchronous devices such as scanner printers. Here, when plural DMA requests are performed, the service to the a synchronous device which does not wait for the processing is taken priority, and the service priority to the synchronous device is made low. Thus, the service to the asynchronous device is taken priority, the service rate to the synchronous device is minimized, and thus, the time-out of the system can be prevented.



(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-35653

(43)公開日 平成5年(1993)2月12日

(51)Int.Cl.⁵

G 0 6 F 13/28

識別記号

3 1 0 E

庁内整理番号

7052-5B

F I

技術表示箇所

審査請求 未請求 請求項の数 1(全 5 頁)

(21)出願番号 特願平3-190216

(22)出願日 平成3年(1991)7月30日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 香川 英明

神奈川県川崎市幸区柳町70番地 株式会社

東芝柳町工場内

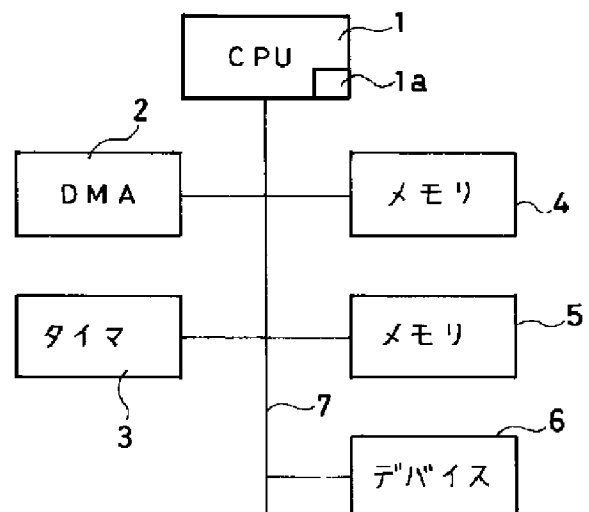
(74)代理人 弁理士 鈴江 武彦

(54)【発明の名称】 DMA制御方式

(57)【要約】

【目的】 この発明は、非同期デバイスの優先度を上げて同期デバイスについてはサービスされる割合を少なくすることによりシステムのタイムアウトを防ぐことを目的とする。

【構成】 この発明は、非同期デバイスへのサービスを優先し、同期デバイスへのサービス割合を少なくするようにしたものである。



【特許請求の範囲】

【請求項 1】 同期デバイスと非同期デバイスのリクエスト要求があるシステムにおいて、複数のDMAリクエストを要求された場合、処理の待たせられない非同期デバイスへのサービスを優先し、同期デバイスへのサービス優先度を低くすることを特徴とするDMA制御方式。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、同期デバイスと非同期デバイスのリクエスト要求があるシステムにおいてのDMA制御方式に関する。

【0002】

【従来の技術】同期デバイスと非同期デバイスのリクエスト要求があるシステムにおいて、リクエストチャンネルの優先順位は固定優先度割付け、ラウンドロビン方式によることが従来のDMA制御方式には多かった。

【0003】

【発明が解決しようとする課題】従来、固定優先度割付けの場合は、1つのチャンネルが常にシステムを独占してしまう可能性があり、またラウンドロビン方式の場合は、チャンネルの数の多さなどにより非同期デバイスへのサービスサイクルが長すぎて、非同期デバイスが動作できなくなってしまうという問題があった。

【0004】そこで、この発明は、非同期デバイスの優先度を上げて同期デバイスについてはサービスされる割合を少なくすることによりシステムのタイムアウトを防ぐDMA制御方式を提供することを目的とする。

【0005】

【課題が解決するための手段】この発明は、同期デバイスと非同期デバイスのリクエスト要求があるシステムにおいて、複数のDMAリクエストを要求された場合、処理の待たせられない非同期デバイスへのサービスを優先し、同期デバイスへのサービス優先度を低くするものである。

【0006】

【作用】この発明は、非同期デバイスへのサービスを優先し、同期デバイスへのサービス割合を少なくするようにしたものである。

【0007】

【実施例】以下、この発明の一実施例について図面を参照して説明する。

【0008】図1はこの発明のDMA制御方式が適用されるシステムの構成を示す図である。このシステムは、システム全体を制御するCPU1、DMAC（ダイレクトメモリアクセスコントローラ）2、タイマ3、メモリ4、5、デバイス6、…、および上記各部を接続するバス7によって構成されている。

【0009】上記DMAC2は、メモリ4、5間、メモリ4とデバイス6間、デバイス6とデバイス6間の直接

の（CPU1を介さない）データ転送を制御するものである。上記メモリ4、5は、同期デバイスであり、デバイス6、…は、スキャナやプリンタなどの非同期デバイスである。上記CPU1の内部メモリには、優先順位テーブル1aが設けられている。

【0010】優先順位テーブル1aは、固定優先モードと回転優先モードとからなり、固定優先モードに対してはチャンネルCH0、チャンネルCH1の順で優先順位が設定され、回転優先モード（ラウンドロビン方式）に対しては、サービス終了チャンネルがチャンネルCH0の場合、チャンネルCH1、チャンネルCH0の順で優先順位が切りかわり（回転する）、サービス終了チャンネルがチャンネルCH1の場合、チャンネルCH0、チャンネルCH1の順で優先順位が切りかわる（回転する）ように設定されている。

【0011】この場合、リクエスト受け付けチャンネルを2チャンネルchとし（チャンネルCH0、CH1とする）チャンネルCH0を非同期デバイス、チャンネルCH1を同期デバイスと仮定し、チャンネルCH0がデバイス6に対するサービスを示し、チャンネルCH1がメモリ4（5）に対するサービスを示している。

【0012】上記タイマ3には、最優先のチャンネルに対するサービスを行う時間が設定されているものである。この時間は、他のリクエストを受つけない時間であり、バス占有率、アクセス時間などを考慮して決定されている。

【0013】上記CPU1は、上記優先順位テーブル1aの優先内容と上記タイマ3による時間管理により、サービスを行うチャンネルを決定し、このチャンネルでのサービスをDMAC2を用いて行うものである。

【0014】たとえば、固定優先モードでのサービスを開始した場合、CPU1は優先順位テーブル1aの固定優先モードの最高位のチャンネルがチャンネルCH0のため、このチャンネルCH0に対するサービスを開始する。これにより、チャンネルCH0のデバイス6に対するサービスを行うことが可能となる。このサービスの開始時に、CPU1はタイマ3をスタートさせる。このタイマ3によるタイマ期間にチャンネルCH1からリクエストがあってもサービスを行わない。

【0015】そして、タイマ3がタイムアウトとなりタイマ期間が終了した際、CPU1は優先順位テーブル1aの回転優先モードのサービス終了チャンネルがチャンネルCH0の内容に応じて、チャンネルCH0、チャンネルCH1に対するサービスを順次行う。

【0016】チャンネルCH1に対するサービスが終了した際、CPU1は再び優先順位テーブル1aの固定優先モードでのサービスを行うとともに、タイマ3をスタートさせる。なお、上記状態を説明するためのブロックチャート例を図3に示し、フローチャートを図4に示す。

【0017】上記の場合、優先されなければならないチャンネルはチャンネルCH0である。ここで固定優先モード

だとチャンネルCH0のみにサービスされ、他のチャンネルCHにはサービスされない可能性がでてくる。

【0018】また、回転優先モードの場合、チャンネルCH0以外のチャンネルのサービスが（保留時間）長びくとプリンタやスキャナなどのシステムと非同期デバイスはデータ転送が非常に行われなことになる、タイミングエラー等の異常終了になってしまう（図2に各優先モードを示す）。

【0019】この実施例ではチャンネルCH0が最優先であるので、その他のリクエストをたとえば、ある単位時間受付けないように制御する。具体的には、それぞれのバス占有率、アクセス時間などを考慮して、その時間をきめる。そして、その制御はCPU1により命令された専用の制御回路都市手のDMAC2が行う。すなわちチャンネルCH0の同期デバイスが、DMAC2に対してサービスを要求しても、そこに設定された単位時間になり、リクエスト許可にならないかぎり、チャンネルCH0以外のデバイスにはサービスされない。

【0020】したがって、ある単位時間ではチャンネルCH0がすべてバス7を占有することができる。このような制御を行えば非同期デバイス（スキャナやプリンタなど）はエラーを起こすことなく、バス7の使用率を最高の効率で動かすことができる。

【0021】この実施例では非同期デバイスが1チャンネルch分のみだったが、これが多数になった場合はそれぞれの転送レート等を考えて、タイマ3の設定値を変えても良いし、非同期デバイス同士は回転優先方式でも良い。

【0022】また、同期デバイスのサービス優先度を低くする方法も、ここではタイマ3を用いて制御したが、その他の方法、たとえば、チャンネルCH0がn回サービスされた後は、その他のチャンネルにサービスされるなどの方法でも良い。

【0023】上記したように、非同期デバイスへのサービスを優先し同期デバイスへのサービス割合を少なくするようにしたので、このシステムを使えばバスの効率を最大限にいかすことができ、非同期デバイスの同期エラー（タイミングエラー）も起こさないようなシステムを構築することができる。

【0024】なお、上記実施例では、リクエスト受け付けチャンネルを2チャンネルchとし（チャンネルCH0、CH1とする）チャンネルCH0が非同期デバイス、チャンネルCH1を同期デバイスとしたが、これに限らず、2チャンネルch以外の複数チャンネルすべてに適用される。

【0025】たとえば、4チャンネルchとし（チャンネルCH0、～CH3とする）チャンネルCH0が非同期デバイス、チャンネルCH1～3を同期デバイスとした場合、優先順位テーブルの記憶内容は図5に示すようなものとなる。

【0026】

【発明の効果】以上詳述したようにこの発明によれば、非同期デバイスの優先度を上げて同期デバイスについてはサービスされる割合を少なくすることによりシステムのタイムアウトを防ぐDMA制御方式を提供できる。

【図面の簡単な説明】

【図1】この発明の一実施例におけるシステムの構成ブロック図。

【図2】図1の優先順位テーブルの記憶例を示す図。

【図3】サービス状態を説明するためのブロックチャート。

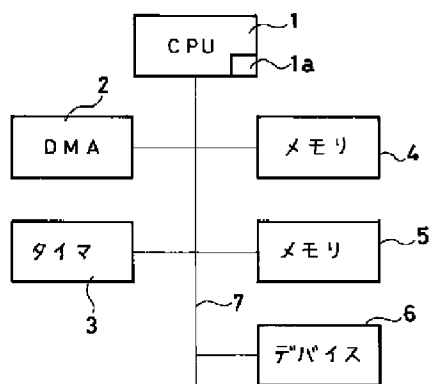
【図4】動作を説明するためのフローチャート。

【図5】他の実施例の優先順位テーブルの記憶例を示す図。

【符号の説明】

1…CPU、1a…優先順位テーブル、2…DMAC、3…タイマ、4、5…メモリ、6、～…デバイス。

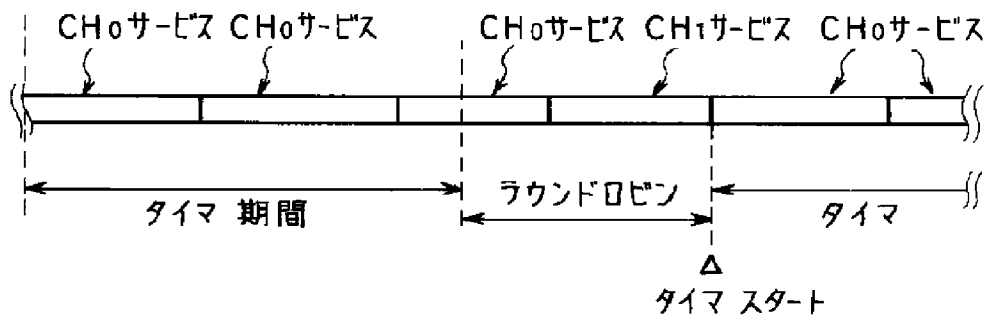
【図1】



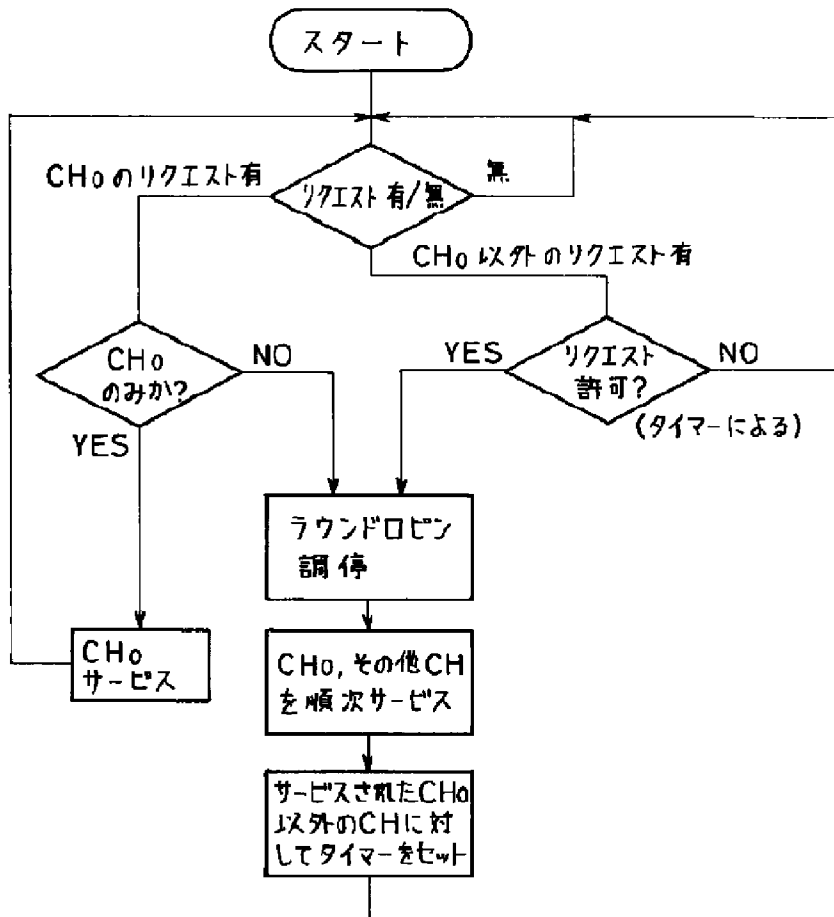
【図2】

優先モード		固定		回転	
サービス終了チャンネル		—		CH0	CH1
次のDMAの優先順位	最高位	CH0	CH1	CH0	
	最低位	CH1	CH0	CH1	

【図3】



【図4】



【図5】

優先モード		固定	回 転			
次のDMAの 優先順位	サービス終了チャネル	—	CH0	CH1	CH2	CH3
	最高位	CH0	CH1	CH2	CH3	CH0
		CH1	CH2	CH3	CH0	CH1
		CH2	CH3	CH0	CH1	CH2
	最低位	CH3	CH0	CH1	CH2	CH3

1a